

## 明 細 書

電極、その製造方法およびそれを用いた半導体素子

技術分野

[0001] 本発明は、電極、その製造方法およびそれを用いた半導体素子に関する。

背景技術

[0002] 従来、AlGa<sub>N</sub>/Ga<sub>N</sub>構造のHJFET(ヘテロ接合電界効果トランジスタ)構造を有する半導体素子においては、一般にTi/Al構造の電極が、オーム性電極として用いられてきた(たとえば、特許文献1参照。)

[0003] しかし、単純にTi/Al構造のみではAlの融点が660℃と低いため、660℃より高温の熱処理を行うことにより、電極の低接触抵抗化を図ろうとした場合、溶けたAlの表面張力により電極材料の半導体膜に対する表面被覆率が低下してしまい、結果的に低抵抗の実現が困難となる傾向があった。

[0004] それを解決するためにAl表面をMoで覆ったTi/Al/Mo/Au構造の電極が報告されている(例えば、非特許文献1参照。)。Ti/Al/Mo/Au構造とすることで、Alの融点を超える800℃以上の熱処理に対しても電極材料の半導体膜に対する表面被覆率が低下することはないため、Ti/Al構造の電極の場合よりも低抵抗が実現できる。

特許文献1:特開平7-248204号公報

非特許文献1:クマール他著, ジャーナル・オブ・アプライド・フィジックス(Journal of Applied Physics), 第92巻, 第3号, p. 1712

発明の開示

発明が解決しようとする課題

[0005] しかし、Ti/Al/Mo/Au構造の電極でAlの融点(約660℃)を超える温度で熱処理を行なうと、電極材料の半導体膜に対する表面被覆率は低下しないものの、電極の表面荒れが発生するため、微細な電極パターンを有する半導体素子を作製しようとした際には、電極間隔が狭くなるにつれて設計時に期待された半導体素子の特性が得られない傾向があり、さらなる改善の余地があった。

[0006] 熱処理温度が700℃を超えると電極の表面荒れが、より顕著になることが判明した。

[0007] 本発明は上記課題に鑑みてなされたものであり、低接触抵抗を実現しつつ表面荒れの少ない電極が得られる技術を提供することを目的とする。

#### 課題を解決するための手段

[0008] 本発明は、基板上に形成された半導体膜上に、該半導体膜の側から順に積層された第一金属層と第二金属層とを有し、少なくとも第一金属層と第二金属層をAlの融点よりも40℃以上高い温度で熱処理して半導体膜とオーム性接触する電極であって、第一金属層を形成する第一金属材料がAlからなり、第一金属材料と第二金属膜を構成する第二の金属材料との共晶合金の融点が、熱処理する温度よりも高く、且つ、第二の金属材料が、Alの融点以下の温度でAlと合金化しないことを特徴とする電極である。

[0009] 本発明は、更に、半導体膜上に形成された電極の製造方法であって、前記半導体膜上に、第一金属膜を形成する工程と、第二金属膜を形成する工程と、前記第一金属膜と前記第一金属膜とをAlの融点よりも40℃以上高い温度で熱処理を行なう工程とを有し、前記第一金属膜と前記第二金属膜の共晶合金の融点が前記熱処理を行なう工程の温度よりも高く、且つ、前記第二の金属材料が、Alの融点以下の温度でAlと合金化しないことを特徴とする電極の製造方法である。

#### 発明の効果

[0010] 本発明によれば、半導体膜上に、低接触抵抗を実現しつつ非常に平坦な表面形状を有する電極を実現することができる。

#### 図面の簡単な説明

[0011] [図1]本発明により提供される電極の実施の一形態を示す部分断面構造図である。  
[図2]本発明により提供される電極の実施の一形態を示す部分断面構造図である。  
[図3]本発明により提供される電極の実施の一形態を示す部分断面構造図である。  
[図4]本発明により提供される電極の実施の一形態を示す部分断面構造図である。  
[図5]本発明により提供される半導体素子の実施の一形態を示す部分断面構造図である。

[図6]従来技術により提供される電極の表面と、本発明により提供される電極の表面とを比較して示す光学顕微鏡による写真図である。

[図7]Fe-Alの2元合金の相図である。

[図8]Nb-Alの2元合金の相図である。

[図9]Al-Moの2元合金の相図である。

### 符号の説明

- [0012]    101   半導体膜  
          102   第一金属膜  
          103   第二金属膜  
          201   半導体膜  
          202   中間金属膜  
          203   第一金属膜  
          204   第二金属膜  
          301   半導体膜  
          302   第一金属膜  
          303   第二金属膜  
          304   第三金属膜  
          401   半導体膜  
          402   中間金属膜  
          403   第一金属膜  
          404   第二金属膜  
          405   第三金属膜  
          501   SiC基板  
          502   AlNバッファ層  
          503   GaNキャリア走行  
          504   AlGaInキャリア供給層  
          505   ソース電極  
          506   ドレイン電極

## 507 ゲート電極

## 発明を実施するための最良の形態

- [0013] ここで、本発明者は、本実施の形態に至る研究の過程で、非特許文献1に開示されるTi／Al／Mo／Au構造を備える電極の表面が荒れてしまう原因が、Moが溶けたAlと反応し共晶合金を形成することにあることを見出し、半導体膜上に、第一金属膜を形成し、さらに、第二金属膜を形成し、その後、第一金属膜を、第一金属膜の融点以上の溶融温度で熱処理する際に、第一金属膜と第二金属膜との共晶合金の融点よりも高い状態であれば、第一金属膜と第二金属膜とが、熱処理の際にほとんど固溶化または共晶化することがなく、その結果、低接触抵抗を実現しつつ非常に平坦な表面形状を有する電極を実現することができることを見出し、本発明に至った。
- [0014] 本発明は、基板上に形成された半導体膜上に、該半導体膜の側から順に積層された第一金属層と第二金属層とを有し、少なくとも第一金属層と第二金属層を熱処理して半導体膜とオーム性接触する電極であって、第一金属層を形成する第一金属材料がAlからなり、第一金属材料と第二金属膜を構成する第二金属材料との共晶合金の融点が、熱処理する温度よりも高く、且つ、第二の金属材料とAlとの合金化の開始温度が、Alの融点以上であることを特徴とする電極である。
- [0015] 第二の金属材料とAlとの合金化の開始温度が、熱処理温度以上であることがより好ましい。
- [0016] Alと第二の金属材料との合金化の開始温度が、Alの融点以上であることが好ましく、第二の金属材料とAlとの合金化の開始温度が、熱処理温度以上であることがより好まし。
- [0017] この理由は、TiとAlとの組合せの場合、TiとAlとの共晶合金の融点は、1400℃と高いが、Alの融点よりも低温の300℃程度から合金化する傾向がある。このようにAlが溶けない比較的低温で固溶化または共晶化が開始し進行する金属材料は、本発明の第二の金属材料として適さない。
- [0018] 合金化の開始温度は、Alの融点以上であることが好ましく、熱処理温度よりも高いことがより好ましい。
- [0019] 第二金属層は、Nb、W、Fe、Hf、Re、TaおよびZrからなる群より選ばれる1種以

上の金属から形成されていることが好ましい。

[0020] 第一金属層は、半導体膜とオーム性接触を形成しやすく、融点の比較的低い金属を用いることがこのましく、通常Alが用いられる。

[0021] Alからなる第一金属の上部の表面に、Alの融点以上の熱処理温度でもAlと共晶合金を作り難い金属、すなわち、最高のAl組成を有するAlとの共晶合金を形成する温度が、熱処理温度より高い金属材料からなる第二金属層が形成されているため、第一金属層と第二金属層とが、熱処理の際にほとんど固溶化または共晶化することがなく、その結果、高い熱処理温度を用いて低接触抵抗を実現しても、非常に平坦な表面形状を有する電極を実現することができる効果を奏する。

[0022] また、本発明によれば、半導体膜と、この半導体膜上に設けられた電極とを備える半導体素子であって、この電極は、上記の電極であることを特徴とする半導体素子も提供される。

[0023] この本発明によれば、半導体素子中に、上記の構成を有する電極が備えられているため、上記と同様の作用により低接触抵抗を実現しつつ非常に平坦な表面形状を有する電極が得られ、その結果、微細な電極パターンを有する半導体素子をより高精度に製造することができる効果を奏する。

[0024] 以上、本発明の構成について説明したが、これらの構成を任意に組み合わせたものも本発明の態様として有効である。また、本発明の表現を他のカテゴリーに変換したものもまた本発明の態様として有効である。

[0025] 以下、本発明の実施の形態について、図面を用いて詳細に説明する。尚、すべての図面において、同様な構成要素には同様の符号を付し、適宜説明を省略する。

[0026] <実施の形態1>

図1は、本実施の形態により提供される電極の一例を示す断面構造図である。

[0027] 本実施の形態により提供される電極は、例えば、III族窒化物半導体膜101上に、第一金属膜102、第二金属膜103を成膜し、例えば、リフトオフ等の方法でパターンニング後、Alの融点以上の温度で熱処理を行なうことで形成することができる。

[0028] 本実施の形態のIII族窒化物半導体膜101としては、GaN、AlN、InNおよびその混合物を主成分とする半導体膜を用いることができる。また、第一金属膜102として

は、Alからなる金属膜を用いることができる。そして、第二金属膜103としては、第一金属膜102の主成分であるAlとの共晶合金の融点がAlと半導体膜とがオーム性接触させることで低抵抗化するための熱処理温度よりも比較的高い金属を選択することが好ましい。Alとの共晶合金の融点が熱処理する温度よりも高い金属であれば、上記のアルミの融点以上の温度で熱処理を行なった際にアルミと合金化しにくい。

[0029] このためには、Nb、W、Fe、Hf、Re、TaおよびZrからなる群より選ばれる1種以上の金属からなる金属膜を用いることが好ましい。これらの金属は、いずれもAlと共晶合金化した際のAl組成が比較的低く、またその共晶合金の融点もしくは相変化を起こす温度が熱処理温度よりも十分に高いという性質を有する。

[0030] なお、本明細書においては、特定の金属からなる金属膜とは、特定の金属単独からなる金属膜であってもよく、あるいは特定の金属と異なる金属との合金からなる金属膜であってもよい。また、微量であれば不純物を含んでいてもよい。

[0031] 本実施の形態により提供される電極では、Alの融点よりも40℃以上高い熱処理温度で、Alと共晶合金を作り難い金属からなる第二金属膜により、Alからなる第一金属膜の表面を覆っているため、第二金属膜の材料が、溶けたAlと反応し共晶合金を形成することがほとんどないために、低コンタクト抵抗を有する平坦な表面形状を備える電極を得ることができる。

[0032] 図7は、良く知られたFe-Alの2元合金の相図である。

[0033] 例えば、鉄(Fe)からなる第二金属膜を用いた場合、最もAl組成の高いFe-Alの共晶合金として、 $\text{FeAl}_3$ が存在する。この合金の融点もしくは相変化を起こす温度は1160℃であるため、900℃の熱処理でFeは、Al融液には溶解しにくい。また、 $\text{Fe}_2\text{Al}_5$ などのAl組成の低い合金への反応も進みにくくなるため、Feからなる第二金属膜中へのAlの浸透は進みにくく合金化しにくいと言える。

[0034] すなわち、溶けたAlが鉄(Fe)界面において最初に反応してできるAlとFeとの共晶合金のうち、最高Al組成の共晶合金の融点もしくは相変化を起こす温度が、Alを溶解させるための熱処理温度よりも十分に高ければ、できたAlとFeとの合金が障壁になるため、それ以上Alとの反応は進みにくいと期待できる。

[0035] この結果、第一金属膜と第二金属膜との界面に第一金属膜を構成するAlと第二金

属膜を構成するFeとの膜厚が約1から3nm程度の極薄い合金層が形成される。この極薄いAlとFeとの合金層が第一金属膜を構成するAlが第二金属膜に溶け込むバリア層となり、この結果、Feからなる第二金属膜を用いた場合、非常に平坦な表面形状を備える電極を得ることができる。

[0036] 図8は、良く知られたNb-Alの2元合金の相図である。

[0037] 別の具体例としては、ニオブ(Nb)からなる第二金属膜を用いた場合、最もAl組成の高いNb-Alの共晶合金として、 $\text{NbAl}_3$ が存在する。この合金の融点もしくは相変化を起こす温度は1660℃である。この温度は、Alの融点よりも十分に高い。

[0038] その結果、Feの場合と同様の作用により、Nbからなる第二金属膜を用いた場合、非常に平坦な表面形状を備える電極を得ることができる。

[0039] 実際に、Nbからなる第二金属膜を用いた場合、半導体膜がAlGaN半導体膜であれば、830℃以上かつ1000℃以下の広い温度範囲の熱処理の結果、 $1 \times 10^{-5} \Omega \cdot \text{cm}^2$ 以下の低コンタクト抵抗を有する電極が得られる。また、詳しくは後述するが、図6に示すように、非常に平坦な表面形状を備える電極を得ることができる。

[0040] また、相図は示さないが、W、Hf、Re、TaおよびZrについても、同様に、最もAl組成の高いAlとの共晶合金の融点もしくは相変化を起こす温度は、Alの融点よりも十分に高く、更に、Alの融点あるいは熱処理温度である800から950℃の温度でAlと合金化が進むことはなかった。

[0041] よって、上記と同様の作用により、W、Hf、Re、TaおよびZrからなる群から選ばれたいずれか1種以上の金属からなる第二金属膜を用いた場合、非常に平坦な表面形状を備える電極を得ることができる。

[0042] つまり、AlとNb、W、Fe、Hf、Re、TaおよびZrの様な金属は、熱処理温度で界面に合金層が形成されるがこの合金層はAlと固溶化または共晶化することがなくAlが固溶化または共晶化する際のバリアとして機能することがわかった。

[0043] これに対し、TiとAlとの組合せの場合、TiとAlとの共晶合金の融点は、1400℃と高いが、Alの融点よりも低温の300℃程度から合金化する傾向があり、Alが溶けない温度でも固相のまま合金化が進むので第二の金属膜として適さない。一方、上述のFe、NbとAlとの組み合わせの場合、固相での合金化はほとんど見られない。

- [0044] つまり、Tiは、Alとの共晶合金の融点は1400℃と高いが、共晶合金の融点以下の300℃という比較的低い温度で固溶化または共晶化が進行する、すなわち、合金化が開始するという性質を持っていることがわかる。
- [0045] 図9は、良く知られたAl-Moの2元合金の相図である。
- [0046] 一方、モリブデン(Mo)からなる第二金属膜を用いた場合、最もAl組成の高いAl-Moの共晶合金をみると、 $\text{Al}_{12}\text{Mo}$ が見つかる。この合金の融点もしくは $\text{Al}_5\text{Mo}$ への相変化を起こす温度は700℃であるため、界面で $\text{Al}_{12}\text{Mo}$ が一旦できてもそれが障壁になりにくく、例えば800℃の熱処理では $\text{Al}_{12}\text{Mo} \rightarrow \text{Al}_5\text{Mo} \rightarrow \text{Al}_4\text{Mo}$ へと反応が進み、Mo内部にAl融液が溶け込みやすく、Moからなる第二金属膜内部まで合金化が進む(合金化が開始する)こととなる。
- [0047] ここで、本実施の形態により提供される電極は、上記の半導体膜とオーム性接触をする電極で有ることが好ましい。
- [0048] この電極は、Alの融点よりも40℃以上高温で熱処理温度でもAlと共晶合金を作り難い金属からなる第二金属膜により、Alからなる第一金属膜の表面を覆っているため、熱処理の際に電極金属材料の半導体膜に対する表面被覆率が低下することなく、上記の半導体膜とコンタクト抵抗が低いオーム性接触をする電極を得ることができる。

#### <実施の形態2>

図2は、本実施の形態により提供される電極の一例を示す断面構造図である。

- [0049] 本実施の形態により提供される電極は、III族窒化物系半導体膜201上に、融点がAlの融点以上の金属からなる中間金属膜202、第一金属膜203および第二金属膜204を形成し、その後、例えば、リフトオフ等の方法でパターニング後、Alの融点以上の温度で熱処理を行なうことで形成することができる。
- [0050] III族窒化物系半導体膜201としては、例えば、GaN、AlN、InNおよびその混合物を主成分とする半導体膜を用いることができる。また、融点がAlの融点より高い金属をからなる中間金属膜202としては、例えば、Ti、Nb、V、W、Ta、Re、Mo、Mn、Pt、Pd、Rh、YおよびZrからなる群より選ばれる1種以上の金属からなる金属膜を用いることができる。また、第一金属膜203としては、例えば、Alからなる金属膜を用い



ることができる。また、第二金属膜204としては、例えば、Nb、W、Fe、Hf、Re、TaおよびZrからなる群より選ばれる1種以上の金属からなる金属膜を用いることができる。

[0051] あるいは、本実施の形態により提供される電極は、図示はしないが、上記の中間金属膜を備える代わりに、上記の第一金属膜203の一部または全部が、上記の第一金属材料と、上記の中間金属材料との合金からなる膜であつてもよい。

[0052] この第一金属膜は、中間金属材料としてTiを選択した場合、熱処理(本明細書において、アニーリングとも記載する)の条件(主として温度と時間)、熱処理前の第一金属材料と中間金属材料との膜厚などの条件により、一部または全部が中間金属材料と共晶合金または固溶合金を形成する場合がある。このように合金化した場合には、第一金属材料と中間金属材料とが全体として半導体膜とオーム性接触をする傾向がある。

[0053] いずれの構造であれ、このように、中間金属膜あるいは中間金属材料との合金からなる領域を備える構成とすることにより、半導体膜とのオーム性接触をさらに再現性よく良好に実現することができる。

[0054] ここで、この電極において、この中間金属材料は、Ti、Nb、V、W、Ta、Re、Mo、Mn、Pt、Pd、Rh、YおよびZrからなる群より選ばれる1種以上の金属からなっていることが好ましい。

[0055] これらの金属は、いずれもAlの融点以上の融点を有する金属であり、またIII族窒化物半導体膜とのオーム性接触を安定的に形成する性質を有するため、III族窒化物半導体膜と第一金属材料からなる金属膜との間に、このような中間金属材料からなる金属膜を積層した後に、熱処理をすることにより、半導体膜とさらに良好なオーム性接触を実現することができるからである。

[0056] 具体例としては、この中間金属材料はTiおよびNbからなる群より選ばれる1種以上の金属を含み、上記の第二金属材料はNbからなる構造が好ましく挙げられる。

[0057] このような構造を有する場合には、TiおよびNbは、Alの融点以上の融点を有する金属であり、Nbは、さらにAlの融点以上の熱処理温度でもAlと共晶合金を作り難い金属でもあるため、半導体膜と第一金属材料をからなる金属膜との間にこのような中間金属材料からなる金属膜を積層した後に熱処理をすることにより、半導体膜とより

一層良好なオーム性接触を実現することができるからである。

[0058] <実施の形態3>

図3は、本実施の形態により提供される電極の一例を示す断面構造図である。

[0059] 本実施の形態の電極は、III族窒化物系半導体膜301上に、第一金属膜302、第二金属膜303、融点がAlの融点以上の金属からなる第三金属膜304を形成し、例えば、リフトオフ等の方法でパターニング後、Alの融点以上の熱処理を行なうことで形成することができる。

[0060] III族窒化物系半導体膜301としては、例えば、GaN、AlNまたはInN及びその混合物を主成分とする半導体膜を用いることができる。また、第一金属膜302としては、例えば、AlまたはAl合金からなる金属膜を用いることができる。また、第二金属膜303としては、例えば、Nb、W、Fe、Hf、Re、TaおよびZrからなる群より選ばれる1種以上の金属からなる金属膜を用いることができる。同様に、融点がAlの融点以上の金属からなる第三金属膜304としては、例えば、Cu、Ti、V、W、Ta、Re、Mo、Pt、Pd、Rh、AuおよびZrからなる群より選ばれる1種以上の金属からなる金属膜を用いることができる。

[0061] このように、第二金属膜の上部にAlの融点以上の融点を有する金属からなる第三金属膜をさらに備えることにより、第二金属膜表面を保護することができ、電極表面に平行な方向の抵抗を下げることができる。

[0062] ここで、この第三金属材料は、Cu、Ti、V、W、Ta、Re、Mo、Pt、Pd、Rh、AuおよびZrからなる群より選ばれる1種の金属あるいは2種類以上の金属からなる合金であることが好ましい。

[0063] これらの金属は、いずれもAlの融点以上の融点を有する金属であり、また第二金属膜の酸化を防止する性質を有する金属であるため、第二金属膜表面を保護することができ、電極表面に平行な方向の抵抗を下げるからである。

[0064] 具体例としては、この第二金属材料はNbの合金を含み、この第三金属材料はAuからなる構造が挙げられる。

[0065] このような構造を有する場合には、Nbは、Alの融点以上の熱処理温度でもAlと共晶合金を作り難い金属であるため、溶けたAlと反応し共晶合金を形成することが少な

く、低コンタクト抵抗を有する平坦な表面形状を備える電極を得ることができるからである。また、AuはAlの融点以上の融点を有する金属であるため、第二金属膜表面を保護することができ、電極表面に平行な方向の抵抗を下げることができるからである。

[0066] <実施の形態4>

図4は、本実施の形態により提供される電極の一例を示す断面構造図である。

[0067] 本実施の形態により提供される電極は、例えば、GaN系半導体膜401上に、融点がAlの融点以上の金属からなる中間金属膜402、第一金属膜403、第二金属膜404、融点がAlの融点より高い金属からなる金属膜405を形成し、その後、例えば、リフトオフ等の方法でパターニング後、Alの融点以上の温度で熱処理を行なうことで形成することができる。

[0068] GaN系半導体膜401としては、GaN、AlN、InNおよびその混合物を主成分とする半導体を用いることができる。また、融点がAlの融点より高い金属からなる中間金属膜402としては、例えば、Ti、Nb、V、W、Ta、Re、Mo、Mn、Pt、Pd、Rh、YおよびZrからなる群より選ばれる1種以上の金属からなる金属膜を用いることができる。また、第一金属膜403としては、例えば、AlまたはAl合金からなる金属膜を用いることができる。また、第二金属膜404としては、例えば、Nb、W、Fe、Hf、Re、Ta、Zrからなる群より選ばれる1種以上の金属からなる金属膜を用いることができる。また、融点がAlの融点より高い金属からなる金属膜405としては、例えば、Cu、Ti、V、W、Ta、Re、Mo、Pt、Pd、Rh、AuおよびZrからなる群より選ばれる1種以上の金属からなる金属膜を用いることができる。

[0069] このような構成を備えることにより、低コンタクト抵抗を有する平坦な表面形状を備える電極を得ることができ、半導体膜とのオーム性接触をさらに再現性よく良好に実現することができ、または第二金属膜表面を保護することができ、電極表面に平行な方向の抵抗を下げることができる。

[0070] <実施の形態5>

図5は、本実施の形態により提供される半導体素子の一例を示す断面構造図である。

[0071] 本実施の形態により提供される半導体素子は、例えば、半導体膜(例えば、AlGa

Nキャリア供給層504)と、この半導体膜上に設けられた電極(例えば、ソース電極505およびドレイン電極506)とを備える半導体素子であって、この電極は、上記の電極であることを特徴とする半導体素子である。

[0072] このように、本発明により提供される半導体素子は、低コンタクト抵抗かつ平坦な電極表面を実現できる電極を備えるため、微細な電極パターンの形成が容易となる効果を奏する。また、本発明により提供される半導体素子を作成する際には、オーム性の電極と目合わせマークとを同時に作成できることから、プロセス工程の短縮あるいは微細なパターンの高精度化が図れる。

[0073] 以上、図面を参照して本発明の実施形態について述べたが、これらは本発明の例示であり、上記以外の様々な構成を採用し得る。

[0074] たとえば、上記実施の形態ではIII族窒化物半導体としては、下記の式(1)で表される材料を例として挙げられるが、特にこの材料に限定されるものではない。

[0075] 
$$\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}\cdots(1)$$

なお、上記の式(1)において、 $x$ および $y$ は、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ および $0 \leq x + y \leq 1$ を満たす実数である。

[0076] 具体的には、AlN、GaNまたはAlGaInなどの材料からなる半導体膜を挙げることができる。また、上記の式(1)で表される材料以外にも、GaInNAs、GaNP、GaNPAsまたはAlNSiCなどのいわゆる混晶からなる半導体膜も用いることができる。本明細書ではこれらを含めて総称してIII族窒化物半導体と記載することにする。

[0077] このようなIII族窒化物半導体材料は、禁制帯幅が十分大きく、バンド間遷移も直接遷移型であるため、短波長発光素子への適用が可能である。また、III族窒化物半導体材料は、電子の飽和ドリフト速度が大きく、ヘテロ接合による2次元キャリアガスの利用が可能であるため、電子素子への応用も可能である。

## 実施例

[0078] 以下、本発明を実施例によりさらに説明するが、本発明はこれらに限定されるものではない。

[0079] <実施例1>

図1は、本実施例により提供される電極の一例を示す断面構造図である。

- [0080] 本実施例により提供される電極は、III族窒化物系半導体膜101としてAlGa<sub>x</sub>N膜(Al組成比0.3)、第一金属膜102としてAl膜(膜厚60nm)、第二金属膜103としてNb膜(膜厚35nm)をスパッタ蒸着し、例えば、リフトオフ等の方法でパターンニング後、900℃の熱処理を行なうことで形成した。
- [0081] このような電極構造においては、Nb膜がAl膜表面を覆っているため、電極材料の半導体膜に対する被覆率が低下することがなく、 $5 \times 10^{-6} \Omega \text{cm}^2$ 以下の低コンタクト抵抗を有する電極を得ることができる。同時に、Nb膜とAl膜とが950℃ではほとんど反応しないため、非常に平坦な電極表面形状を得ることができ、光学センサーで位置検出するための目合わせマークとして問題なく使用することができる。
- [0082] なお、本実施例では、第一金属膜としてAl膜を用いたが、第一金属膜はAlとその他の金属との混合物からなる金属膜でもよく、もしくはSi、Nを混合しても良い。ただし、Alの比率が低下するとコンタクト抵抗が高くなる傾向があるため、Alを主成分とすることが好ましい。
- [0083] また、第二金属膜として、NbとFeとを用いて電子銃蒸着法を用いてNbとFeとの合金を35nm形成した場合もNb膜の場合と同様の結果が得られた。この結果、Nb、W、Fe、Hf、Re、TaまたはZrからなる膜以外に、Nb、W、Fe、Hf、Re、TaおよびZrの群から選ばれたいずれか2種以上の合金からなる金属膜で代用することも可能である。更に、NbおよびFeに、更に、微量(5重量%以下)であればMoを加えた合金を用いても同様な結果が得られた。
- [0084] また、本実施例では、Al膜からなる第一金属膜102の厚さを60nm、Nb膜103の厚さを35nmとしたが、Al膜、Nb膜の厚さは所望の厚さとすることができる。ただし、Nb膜の厚さが薄くなると強度の問題から、電極表面形状が悪化する可能性があるため、その可能性を低減させるために、Nb膜の厚さは10nm以上であってもよい。
- [0085] また、本実施例ではAlGa<sub>x</sub>N膜のAl組成比を0.3としたが、AlGa<sub>x</sub>N膜のAl組成比も所望の組成比とすることができる。
- [0086] また、本実施例では、金属膜をスパッタ蒸着により形成したが、電子銃蒸着等の他の方法で積層することも可能である。
- [0087] さらに、本実施例では、熱処理温度を900℃としたが、熱処理温度はAlの融点を超

える温度であれば良い。但し、熱処理温度を高くすればコンタクト抵抗が低くなる傾向にあるため、800℃以上の熱処理を行ってもよい。

[0088] また、熱処理の後、別途新たな金属膜を積層する場合は目的に応じ、所望の金属組成、厚さを有する金属膜を積層することが可能である。

[0089] <実施例2>

図2は、本実施例により提供される電極の一例を示す断面構造図である。

[0090] 本実施例により提供される電極は、GaN系半導体膜201としてAlGaN膜(Al組成比0.3)、融点がAlの融点より高い金属からなる中間金属膜202としてNb膜(膜厚5nm)、第一金属膜としてAl膜203(膜厚70nm)、第二金属膜204としてNb膜(膜厚20nm)を電子銃蒸着し、例えば、リフトオフ等の方法でパターニング後、850℃の熱処理を行なうことで形成した。

[0091] このような電極構造においては、Nb膜がAl膜表面を覆っているため、電極材料の半導体膜に対する被覆率が低下することなく、 $5 \times 10^{-6} \Omega \text{cm}^2$ 以下の低コンタクト抵抗を有する電極を得ることができる。同時に、Nb膜とAl膜とが850℃ではほとんど反応しないため、非常に平坦な電極表面形状を得ることができ、光学センサーで位置検出するための目合わせマークとして問題なく使用することができる。

[0092] なお、本実施例では、融点がAlの融点より高い金属からなる中間金属膜202としてNb膜を用いたが、Ti、Nb、V、W、Ta、Re、Mo、Mn、Pt、Pd、Rh、YおよびZrからなる群から選ばれたいずれか1種以上の金属からなる金属膜で代用することも可能である。

[0093] また、Nb膜の膜厚を5nmとしたが、融点がAlの融点より高い金属からなる中間金属膜202の厚さは所望の厚さとすることができる。ただし、熱処理時にAlと反応する金属を用いた場合、融点がAlの融点より高い金属からなる中間金属膜202との反応で、第一金属膜203に含まれるAlがすべて使われてしまう可能性がある。そのため、その可能性を低減させるために、融点がAlの融点より高い金属からなる中間金属膜202の厚さは、AlまたはAl合金からなる第一金属膜203の厚さより薄くすることができる。

[0094] 同様に、本実施例では、第一金属膜203としてAl膜を用いたが、第一金属膜として

はAlとその他の金属との混合物からなる金属膜でもよく、もしくはSi、Nを混合しても良い。ただし、Alの比率が低下するとコンタクト抵抗が高くなる傾向があるため、Alを主成分としてもよい。

[0095] また、第二金属膜204としてNb膜を用いたが、Nb、W、Fe、Hf、Re、TaおよびZrからなる群から選ばれたいずれか1種以上の金属からなる金属膜で代用することも可能である。

[0096] また、本実施例ではAl膜203の厚さを70nm、Nb膜204の厚さを20nmとしたが、Al膜、Nb膜の厚さは所望の厚さとすることができる。ただし、Nb膜の厚さが薄くなると強度の問題から、表面形状が悪化する可能性があるため、その可能性を低減するために、Nb膜の厚さは10nm以上とすることができる。

[0097] また、本実施例ではAlGaIn膜のAl組成比を0.3としたが、AlGaIn膜のAl組成比も所望の組成比とすることができる。

[0098] また、本実施例では、金属膜を電子銃蒸着により形成したが、スパッタ蒸着等の方法で積層することも可能である。

[0099] さらに、本実施例では、熱処理温度を850℃としたが、熱処理温度はAlの融点を超える温度であれば良い。但し、熱処理温度を高くすればコンタクト抵抗が低くなる傾向にあるため、800℃以上の熱処理を行うことができる。

[0100] また、熱処理の後、別途新たな金属膜を積層する場合は目的に応じ、所望の金属組成、厚さを有する金属膜を積層することが可能である。

[0101] <実施例3>

図3は、本実施例により提供される電極の一例を示す断面構造図である。

[0102] 本実施例により提供される電極は、GaN系半導体膜301としてAlGaIn膜(Al組成比0.3)、第一金属膜302としてAl膜(膜厚60nm)、第二金属膜303としてNb膜(膜厚35nm)、融点がAlの融点以上の金属からなる第三金属膜304としてAu膜(膜厚50nm)を電子銃蒸着し、例えば、リフトオフ等の方法でパターニング後、950℃の熱処理を行なうことで形成した。

[0103] このような電極構造においては、Nb膜がAl膜表面を覆っているため電極材料の半導体膜に対する被覆率が低下することなく、 $5 \times 10^{-6} \Omega \text{cm}^2$ 以下の低コンタクト抵抗

を有する電極を得ることができる。同時に、Nb膜とAl膜とが950℃ではほとんど反応しないため、非常に平坦な電極表面形状を得ることができ、光学センサーで位置検出するための目合わせマークとして問題なく使用することができる。

[0104] なお、本実施例では、第一金属膜としてAl膜を用いたが、第一金属膜としてはAl膜とその他の金属との混合物からなる金属膜でもよく、もしくはSi、Nを混合しても良い。ただし、Alの比率が低下するとコンタクト抵抗が高くなる傾向があるため、Alを主成分とすることができる。

[0105] また、第二金属膜303としてNb膜を用いたが、Nb、W、Fe、Hf、Re、TaおよびZrからなる群から選ばれたいずれか1種以上の金属からなる金属膜で代用することも可能であり、また、本実施例では、Al膜からなる第一金属膜302の厚さを60nm、Nb層からなる第二金属膜303の厚さを35nmとしたが、Al膜、Nb膜の厚さは所望の厚とすることができる。ただし、Nb膜の厚さが薄くなると強度の問題から、表面形状が悪化する可能性があるため、Nb膜の厚さは10nm以上とすることができる。

[0106] また、本実施例ではAlGaIn膜のAl組成比を0.3としたが、AlGaIn膜のAl組成比も所望の組成比とすることができる。

[0107] 同様に、本実施例では、融点がAlの融点より高い金属からなる第三金属膜304として厚さ50nmのAu膜を用いたが、融点がAlの融点より高い金属からなる第三金属膜304は、本質的に、半導体膜と電極材料とのコンタクト抵抗および表面形状に直接寄与するものではない。

[0108] そのため、半導体素子外部との直接接触が無い場合や、電極表面に平行な方向の抵抗を問題としない場合には、第三金属膜304は特に必要とはしない。ただし、実際の半導体素子での使用を鑑みた場合、Nb膜表面の保護、および電極表面に平行な方向の抵抗を下げる目的から、Cu、Ti、V、W、Ta、Re、Mo、Pt、Pd、Rh、AuおよびZrからなる群から選ばれたいずれか1種以上の金属からなる金属膜を配することができる。

[0109] また、本実施例では、金属膜を電子銃蒸着により形成したが、スパッタ蒸着等の方法で積層することも可能である。

[0110] さらに、本実施例では、熱処理温度を850℃としたが、熱処理温度はAlの融点を超



える温度であれば良い。但し、熱処理温度を高くすればコンタクト抵抗が低くなる傾向にあるため、800℃以上の熱処理を行うことができる。

[0111] また、熱処理の後、別途新たな金属膜を積層する場合は目的に応じ、所望の金属組成、厚さを有する金属膜を積層することが可能である。

[0112] <実施例4>

図4は、本実施例により提供される電極の一例を示す断面構造図である。

[0113] 本実施例により提供される電極は、GaN系半導体膜401としてAlGa<sub>0.3</sub>N(Al組成比0.3)、融点がAlの融点より高い金属からなる中間金属膜402としてTi(膜厚15nm)、第一金属膜403としてAl膜(膜厚60nm)、第二金属膜404としてNb膜(膜厚35nm)、融点がAlの融点より高い金属からなる第三金属膜405としてAu膜(膜厚50nm)を電子銃蒸着し、例えば、リフトオフ等の方法でパターンニング後、850℃の熱処理を行なうことで形成した。

[0114] このような電極構造においては、Nb膜がAl膜表面を覆っているため電極材料の半導体膜に対する被覆率が低下することなく、 $5 \times 10^{-6} \Omega \text{cm}^2$ 以下の低コンタクト抵抗を有する電極を得ることができた。同時に、Nb膜とAl膜とが850℃ではほとんど反応しないため、非常に平坦な電極表面形状を得ることができ、光学センサーで位置検出するための目合わせマークとして問題なく使用することができた。

[0115] 図6は、従来技術により提供される電極の表面と、本発明により提供される電極の表面とを比較して示す光学顕微鏡による写真図である。

[0116] 従来技術であるTi/Al/Mo/Au構造を備える電極は、図6の左図に示すように、850℃(30秒)の熱処理により、電極表面に荒い凹凸が形成された。一方、本実施の形態の構造である、Al以上の融点を有し、かつAlの融点以上の熱処理温度でもAlと共晶合金を作り難い金属材料としてNbからなる第二金属膜を用いたTi/Al/Nb/Au構造を備える電極は、図6の右図に示すように、850℃(30秒)の熱処理によっても、電極表面の形状が平坦なままであった。

[0117] このような電極を備える半導体素子においては、平坦な電極表面が形成できることで、微細な電極パターンを制御性よく作製することができ、半導体素子の特性を向上することができた。

- [0118] なお、本実施例では、融点がAlの融点より高い金属からなる中間金属膜402としてTi膜を用いたが、Ti、Nb、V、W、Ta、Re、Mo、Mn、Pt、Pd、Rh、YおよびZrからなる群から選ばれたいずれか1種以上の金属からなる金属膜で代用することも可能である。
- [0119] また、Ti膜の膜厚を15nmとしたが、融点がAlの融点より高い金属からなる中間金属膜402の厚さは所望の厚さとすることができる。ただし、熱処理時にAlと反応する金属を用いた場合、融点がAlの融点より高い金属からなる中間金属膜402との反応で、第一金属膜403に含まれるAlがすべて使われてしまう可能性があるため、その可能性を低減するために、融点がAlの融点より高い金属からなる中間金属膜402の厚さはAlまたはAl合金からなる第一金属膜403の厚さより薄くすることができる。
- [0120] また、本実施例ではAlGa<sub>x</sub>N膜のAl組成比を0.3としたが、AlGa<sub>x</sub>N膜のAl組成比も所望の組成比とすることができる。
- [0121] 同様に、本実施例では、第一金属膜403としてAl膜を用いたが、第一金属膜としてはAlとその他の金属との混合物からなる金属膜でもよく、もしくはSi、Nを混合しても良い。ただし、Alの比率が低下するとコンタクト抵抗が高くなる傾向があるため、Alを主成分とすることが好ましい。
- [0122] また、第二金属膜404としてNb膜を用いたが、Nb、W、Fe、Hf、Re、TaおよびZrからなる群から選ばれたいずれか1種以上の金属からなる金属膜で代用することも可能である。
- [0123] 同様に、本実施例では、Al膜からなる第一金属膜403の厚さを60nm、Nb膜からなる第二金属膜404の厚さを35nmとしたが、Al膜、Nb膜の厚さは所望の厚さとすることができる。ただし、Nb膜の厚さが薄くなると強度の問題から、表面形状が悪化する可能性があるため、Nb膜の厚さは10nm以上とすることができる。
- [0124] 同様に、本実施例では、融点がAlの融点より高い金属からなる第三金属膜405として厚さ50nmのAu膜を用いたが、融点がAlの融点より高い金属からなる第三金属膜405は、本質的に、半導体と金属のコンタクト抵抗および表面形状に直接寄与するものではない。
- [0125] そのため、半導体素子外部との直接接触が無い場合や、電極表面に平行な方向

の抵抗を問題としない場合には、第三金属膜は特に必要とはしない。ただし、実際の半導体素子での使用を鑑みた場合、Nb膜表面の保護、および電極表面に平行な方向の抵抗を下げる目的から、Cu、Ti、V、W、Ta、Re、Mo、Pt、Pd、Rh、AuおよびZrからなる群から選ばれたいずれか1種以上の金属からなる金属膜を配することができる。

[0126] また、本実施例では、金属膜を電子銃蒸着により形成したが、スパッタ蒸着等の方法で積層することも可能である。

[0127] さらに、本実施例では、熱処理温度を850℃としたが、熱処理温度はAlの融点を超える温度であれば良い。但し、熱処理温度を高くすればコンタクト抵抗が低くなる傾向にあるため、800℃以上の熱処理を行うことができる。

[0128] また、熱処理の後、別途新たな金属膜を積層する場合は目的に応じ、所望の金属組成、厚さを有する金属膜を積層することが可能である。

[0129] <実施例5>

図5は、本実施例により提供される半導体素子の一例を示す断面構造図である。

[0130] 本実施例により提供される半導体素子は、電界効果トランジスタである。

[0131] この電界効果トランジスタは、例えば、SiC基板501上に、それぞれ有機金属を用いた気相成長法で形成された、AlNバッファ層502(膜厚100nm)、GaNキャリア走行層503(膜厚2 $\mu$ m)、AlGaNキャリア供給層504(Al組成比0.3、膜厚30nm)を順に積層した構造を有し、このAlGaNキャリア供給層504上には、上記の電極からなるソース電極505およびドレイン電極506と、上記の電極とは異なる構造からなるゲート電極507とを備える。

[0132] 上記のソース電極505およびドレイン電極506を形成するには、まずAlGaNキャリア供給層504をフォトレジストで覆い、ステッパ等の露光装置を用い、ソース電極505およびドレイン電極506を配する部分、同時に他の金属を配置する際の見合わせマークを配する部分のフォトレジストを感光、除去する。

[0133] 次いで、融点がAlの融点より高い金属からなる中間金属膜402としてNb膜(膜厚7nm)、第一金属膜403としてAl膜(膜厚65nm)、第二金属膜404としてNb膜(膜厚35nm)、融点がAlの融点より高い第三金属膜405としてAu膜(膜厚50nm)を順に

積層する形で電子銃蒸着により成膜して、リフトオフにより不要な金属を除去した後、900℃の熱処理を行うことにより、ソース電極505およびドレイン電極506が形成される。

[0134] 上記の工程中に、同時に、他の金属を配置する際の見合わせマークも形成される。その後、再度フォトリソで覆い、電子線露光等の露光装置を用いてこの見合わせマークを基準にゲート電極507を配する部分のフォトリソを感光、除去する。

[0135] 次に、例えば、ゲート電極507としてNi膜(膜厚15nm)およびAu膜(膜厚300nm)を順に積層する形で電子銃蒸着により成膜して、リフトオフにより不要な金属を除去することで、ゲート電極507が形成され、電界効果トランジスタが作製される。

[0136] このような電極構造においては、Nb膜がAl膜表面を覆っているため、電極材料の半導体膜に対する表面被覆率が低下することがなく、 $5 \times 10^{-6} \Omega \text{ cm}^2$ 以下の低コンタクト抵抗を有するソース電極またはドレイン電極などの電極を得ることができる。

[0137] 同時に、Nb膜とAl膜とが900℃ではほとんど反応せず、非常に平坦な電極表面形状を得ることができるため、ソース電極またはドレイン電極などの電極と同時に見合わせマークを形成することができる。そのため、この見合わせマークを基準にゲート電極を配置できることから、ソース電極—ドレイン電極間の狭い、微細な電界効果トランジスタを形成することができる。さらに、別途見合わせマークを形成する工程が省かれ、電界効果トランジスタ作製に要する期間、または工数を削減することができる。

[0138] なお、本実施例では、電界効果トランジスタに用いる結晶構造の一例として上記の構造を示したが、電界効果トランジスタに用いる結晶構造としては、目的に応じ任意の構造とすることができる。

[0139] また、融点がAlの融点より高い金属からなる中間金属膜402としてNb膜を用いたが、Ti、Nb、V、W、Ta、Re、Mo、Mn、Pt、Pd、Rh、YおよびZrからなる群から選ばれたいずれか1種以上の金属からなる金属膜で代用することも可能である。

[0140] また、上記のNb膜の膜厚を7nmとしたが、融点がAlの融点より高い金属からなる中間金属膜402の厚さは、所望の厚さとすることができる。

[0141] また、本実施例ではAlGaInキャリア供給層のAl組成比を0.3としたが、AlGaInキャリア供給層のAl組成比も所望の組成比とすることができる。

- [0142] ただし、熱処理時にAlと反応する金属を用いた場合、融点がAlの融点より高い金属からなる中間金属膜402との反応で、第一金属膜403に含まれるAlのすべてが使われてしまう可能性があるため、その可能性を低減するために、融点がAlの融点より高い金属からなる中間金属膜402の厚さは、AlまたはAl合金からなる第一金属膜403の厚さより薄くすることができる。
- [0143] 同様に、本実施例では、第一金属膜403としてAl膜を用いたが、第一金属膜403としてはAlとその他の金属との混合物からなる金属膜でもよく、もしくはSi、Nを混合しても良い。ただし、Alの比率が低下するとコンタクト抵抗が高くなる傾向があるため、Alを主成分とすることが好ましい。
- [0144] また、第二金属膜404としてNb膜を用いたが、Nb、W、Fe、Hf、Re、TaおよびZrからなる群から選ばれたいずれか1種以上の金属からなる金属膜で代用することも可能である。
- [0145] また、本実施例では、Al膜からなる第一金属膜403の厚さを65nm、Nb膜からなる第二金属膜404の厚さを35nmとしたが、Al膜、Nb膜の厚さは所望の厚さとすることができる。ただし、Nb膜の厚さが薄くなると強度の問題から、表面形状が悪化する可能性があるため、Nb膜の厚さは10nm以上とすることができる。
- [0146] 同様に、本実施例では、融点がAlの融点より高い金属からなる第三金属膜405として厚さ50nmのAu膜を用いたが、融点がAlの融点より高い金属からなる第三金属膜405は、本質的に、半導体と金属とのコンタクト抵抗および表面形状に寄与するものではない。
- [0147] そのため、半導体素子外部との直接接触が無い場合や、電極表面に平行な方向の抵抗を問題としない場合には、第三金属膜405は特に必要とはしない。ただし、実際の半導体素子での使用を鑑みた場合、Nb膜表面の保護、および電極表面に平行な方向の抵抗を下げる目的から、Cu、Ti、V、W、Ta、Re、Mo、Pt、Pd、Rh、AuおよびZrからなる群から選ばれたいずれか1種以上の金属からなる金属膜を配することができる。
- [0148] また、本実施例では、金属膜を電子銃蒸着により形成したが、スパッタ蒸着等の方法で積層することも可能である。

- [0149] さらに、本実施例では、熱処理温度を850℃としたが、熱処理温度はAlの融点を超える温度であれば良い。但し、熱処理温度を高くすればコンタクト抵抗が低くなる傾向にあるため、800℃以上の熱処理を行うことができる。
- [0150] また、熱処理の後、別途新たな金属膜を積層する場合は目的に応じ、所望の金属組成、厚さを有する金属膜を積層することが可能である。
- [0151] 以上、本発明を実施例に基づいて説明した。この実施例はあくまで例示であり、種々の変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。
- [0152] たとえば、上記実施例では、半導体素子として電界効果トランジスタを用いたが、例えば、III族窒化物半導体膜を用いた半導体素子であることができ、その中でも、発光ダイオード、レーザーダイオード、ショットキダイオード、バイポーラトランジスタなどの半導体素子としてもよい。この場合、これらの半導体素子においては、プロセス工程の短縮あるいは微細なパターンの高精度化が強く求められているため、本発明を用いることにより、同様の効果を得ることができる。

## 請求の範囲

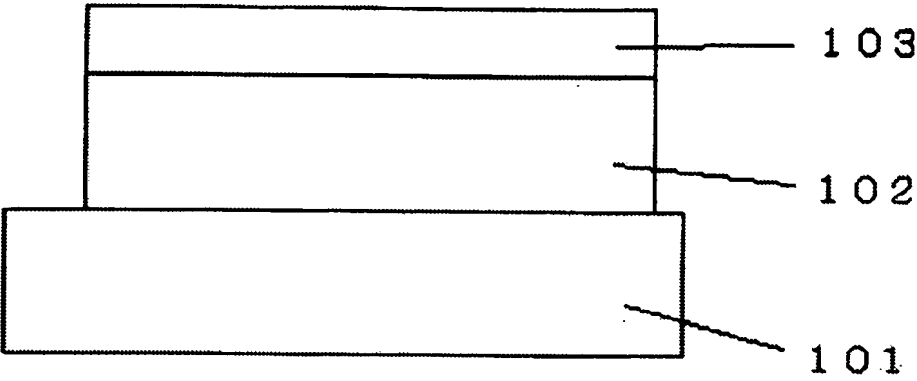
- [1] 基板上に形成された半導体膜上に、該半導体膜の側から順に積層された第一金属層と第二金属層とを有し、  
少なくとも前記第一金属層と前記第二金属層をAlの融点よりも40℃以上高い温度で熱処理して前記半導体膜とオーム性接触する電極であって、  
前記第一金属層を形成する第一金属材料がAlからなり、前記第一金属材料と前記第二金属膜を構成する第二の金属材料との共晶合金の融点が、前記熱処理する温度よりも高く、且つ、前記第二の金属材料とAlとの合金化の開始温度が、Alの融点以上であることを特徴とする電極。
- [2] 前記第二の金属材料とAlとの合金化の開始温度が、前記熱処理温度以上であることを特徴とする請求項1に記載の電極。
- [3] 前記熱処理する温度が800℃以上であることを特徴とする請求項1に記載の電極。
- [4] 前記共晶合金の融点が、1100℃以上である請求項1に記載の電極。
- [5] 前記第二金属層を形成する金属材料が、Nb、W、Fe、Hf、Re、TaおよびZrからなる群より選ばれる1種以上の金属からなることを特徴とする請求項1に記載の電極。
- [6] 前記第一金属層と前記第二金属層との間に第三金属層を有することを特徴とする請求項1に記載の電極。
- [7] 前記第三金属層が、第一の金属材料と第二の金属材料とから構成された合金であることを特徴とする請求項5に記載の電極。
- [8] 前記半導体膜が、III族窒化物半導体膜であることを特徴とする請求項1に記載の電極。
- [9] 前記第一金属層と前記半導体膜との間に中間金属層を有し、  
該中間金属層が、Alの融点以上の融点を有する金属材料からなることを特徴とする請求項1に記載の電極。
- [10] 前記第一金属層の一部または全部が、前記第一金属材料と、前記中間金属層を構成する金属材料との合金層からなることを特徴とする請求項9に記載の電極。
- [11] 前記中間金属層を構成する金属材料が、Ti、Nb、V、W、Ta、Re、Mo、Mn、Pt、Pd、Rh、Y、Zrからなる群より選ばれる1種以上の金属からなることを特徴とする請求

項10に記載の電極。

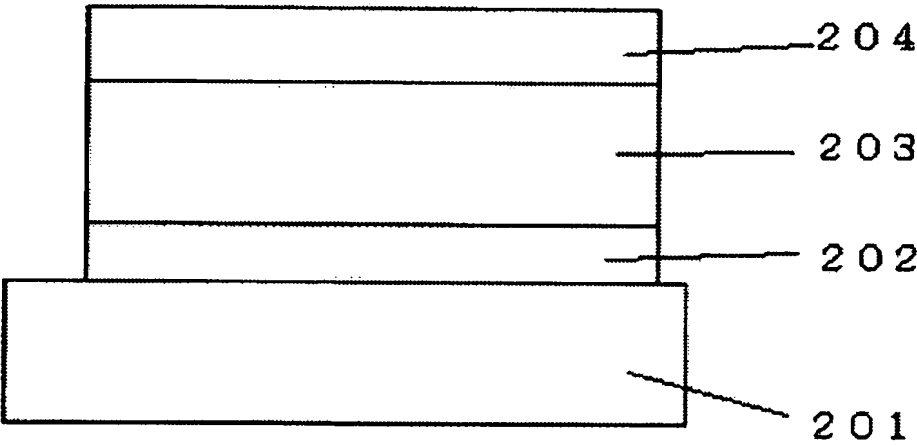
- [12] 前記中間層が、TiあるいはNbからなり、前記第二金属層が、Nbからなることを特徴とする請求項11に記載の電極。
- [13] 前記第二金属膜の上部にAlの融点以上の融点を有する第三金属材料からなる第三金属層をさらに備えることを特徴とする請求項1に記載の電極。
- [14] 前記第二金属材料が、Nbからなり、前記第三金属材料が、Auからなることを特徴とする請求項13に記載の電極。
- [15] 半導体膜と、該半導体膜上に設けられた電極とを備える半導体素子であって、該電極が、請求項1に記載の電極であることを特徴とする半導体素子。
- [16] 半導体膜上に形成された電極の製造方法であって、  
前記半導体膜上に、第一金属膜を形成する工程と、  
第二金属膜を形成する工程と、  
前記第一金属膜と前記第二金属膜とをAlの融点よりも40℃以上高い温度で熱処理を行なう工程とを有し、  
前記第一金属膜と前記第二金属膜の共晶合金の融点が前記熱処理を行なう工程の温度よりも高く、且つ、前記第二の金属材料とAlとの合金化の開始温度が、Alの融点以上であることを特徴とする電極の製造方法。
- [17] 前記第二の金属材料とAlとの合金化の開始温度が、前記熱処理温度以上であることを特徴とする請求項16に記載の電極の製造方法。



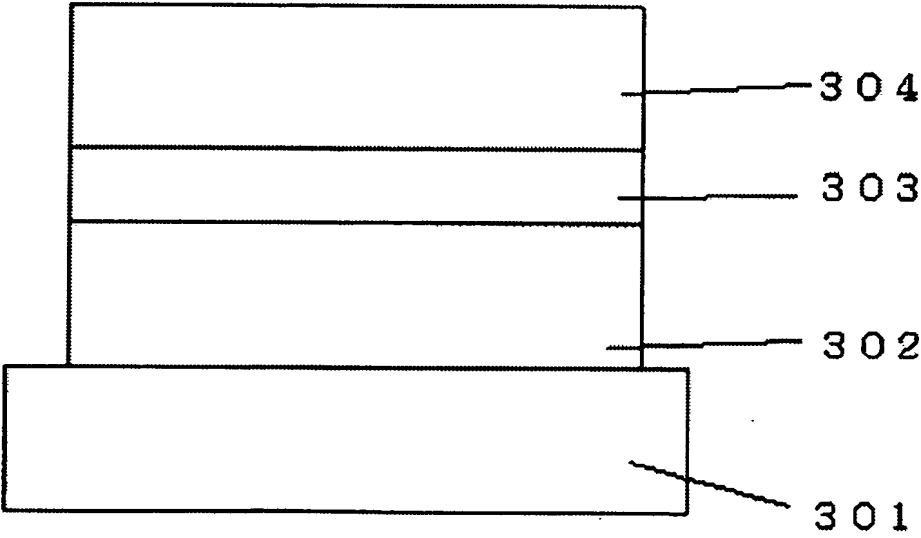
[図1]



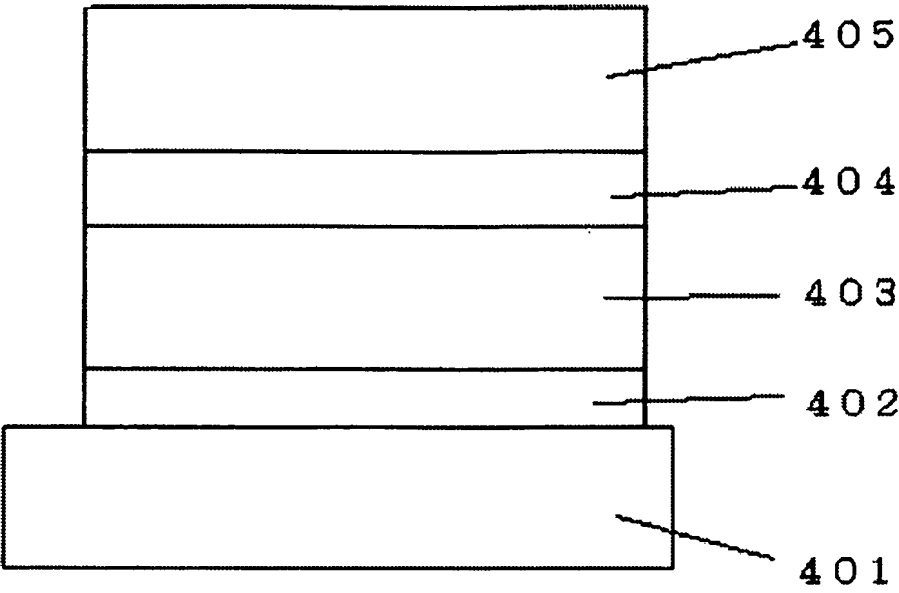
[図2]



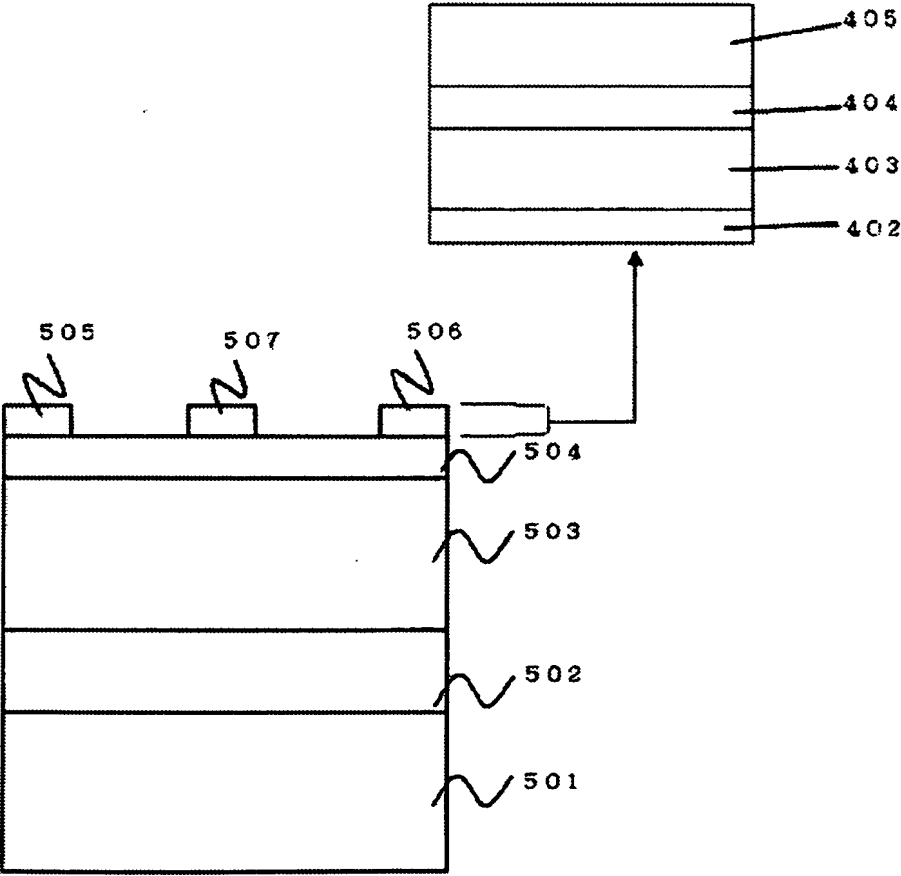
[図3]



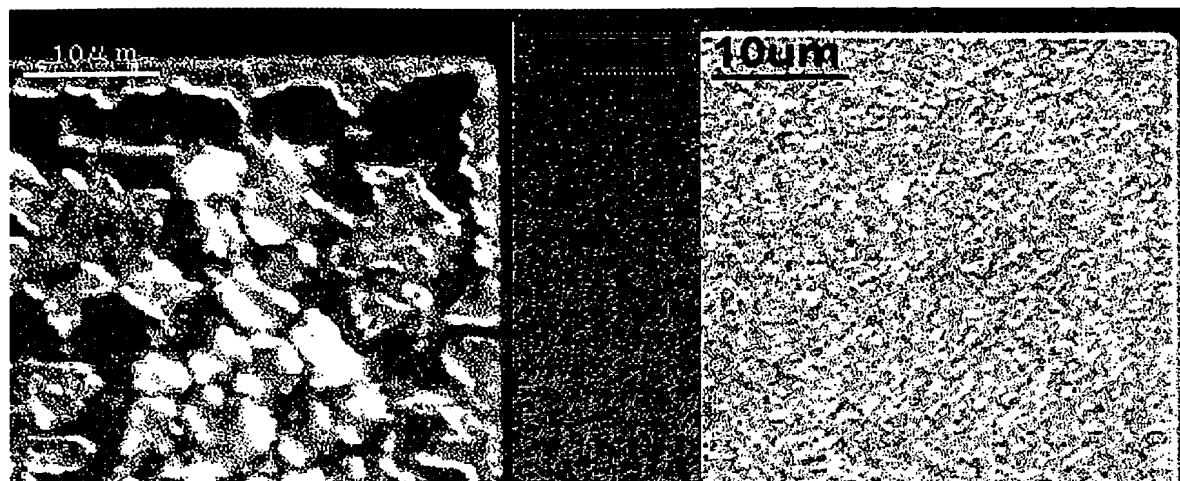
[図4]



[図5]

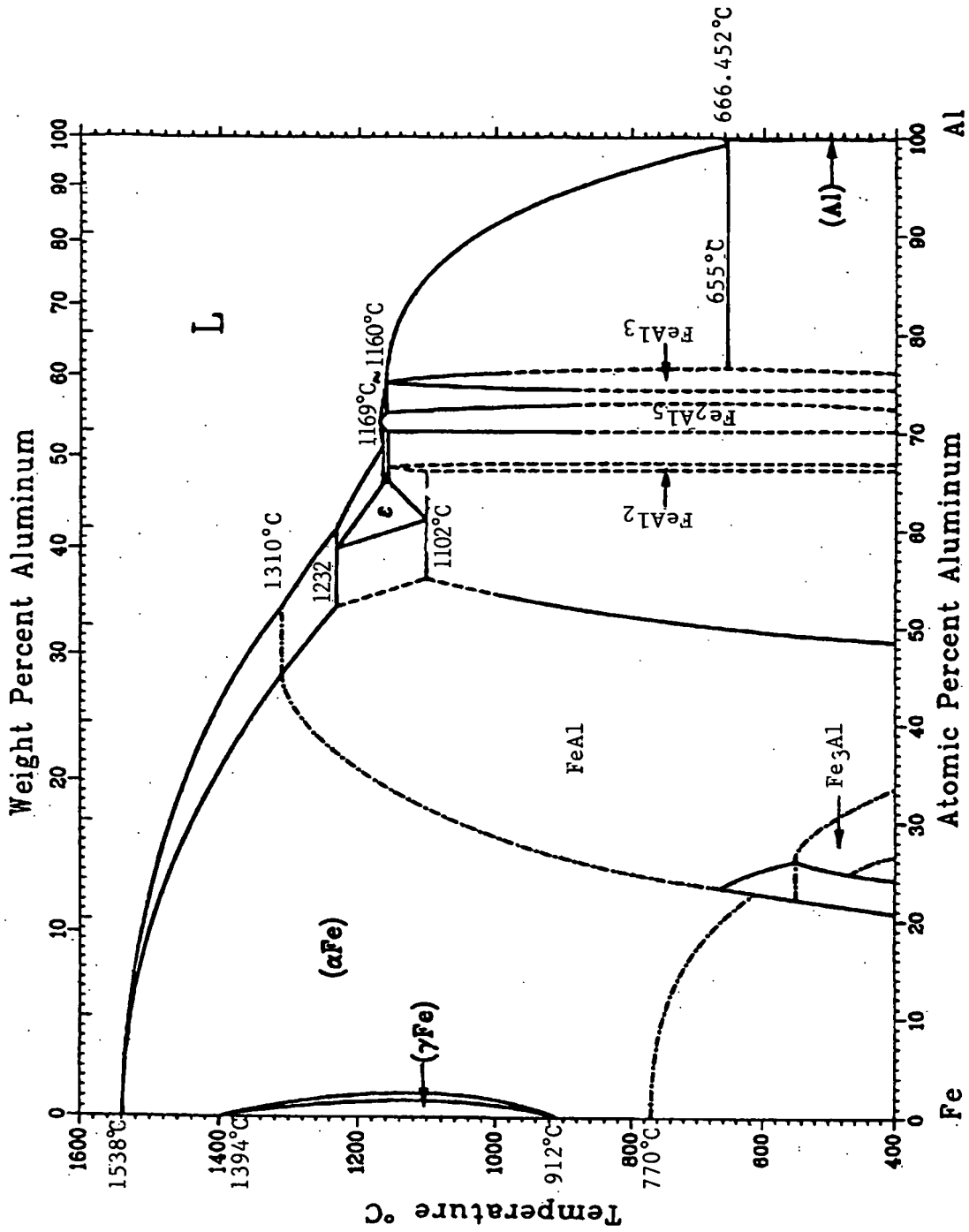


[図6]



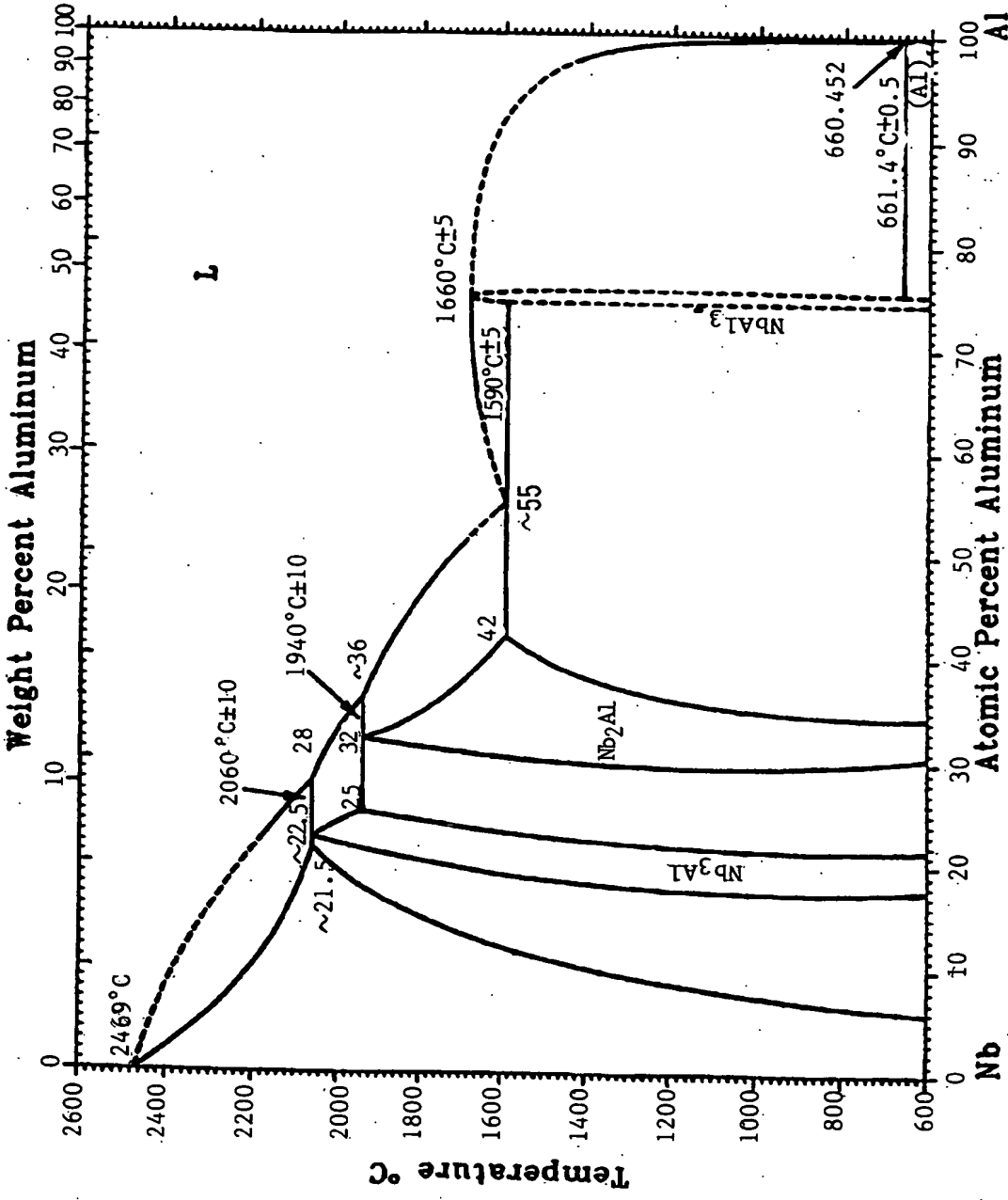
[図7]

Fe-Al Phase Diagram



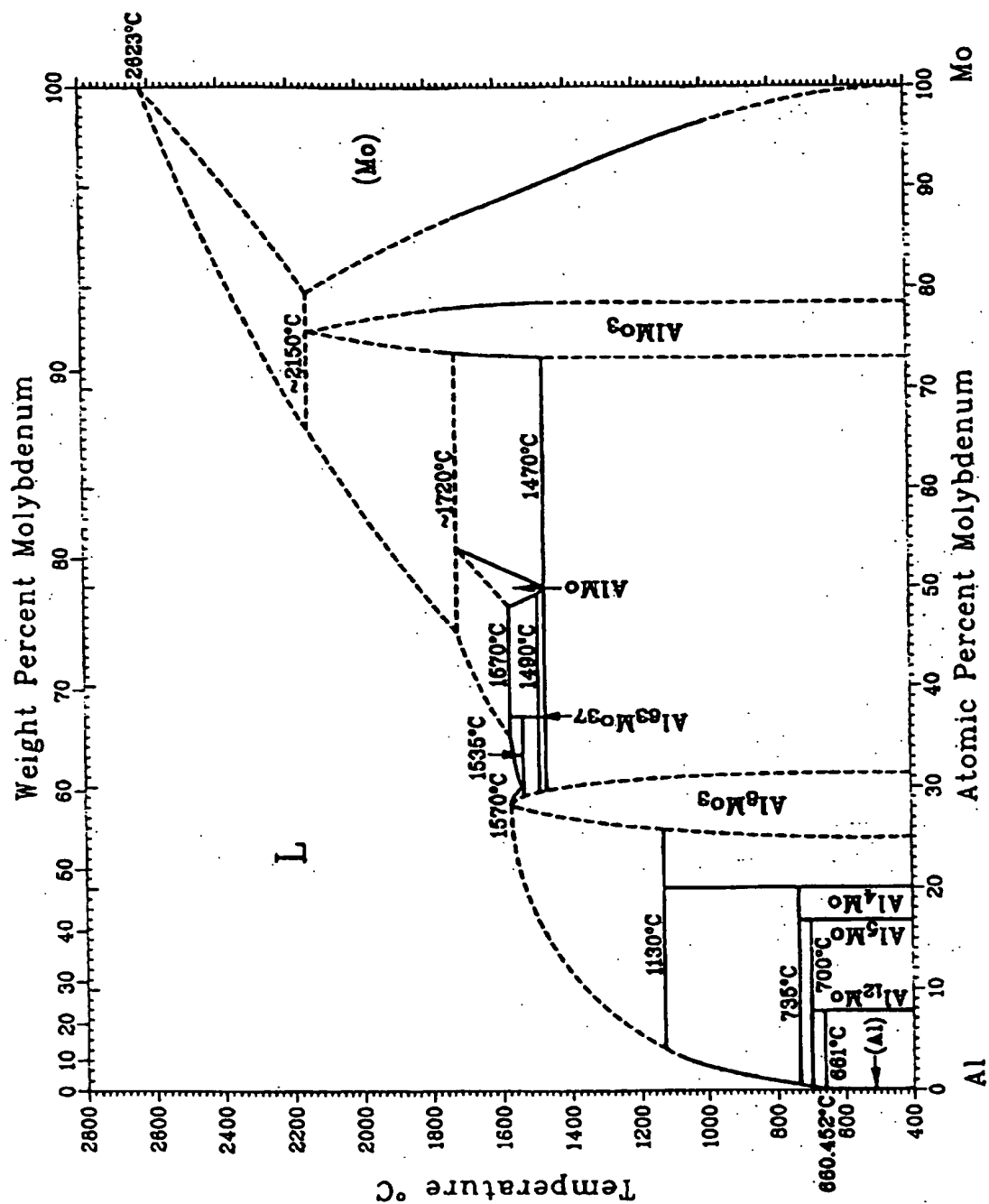
[図8]

Nb-Al Phase Diagram



[図9]

Al-Mo Phase Diagram



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/018140

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> H01L21/28, H01L29/417, H01L29/778, H01L33/00, H01S5/042

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H01L21/28, H01L29/417, H01L29/778, H01L33/00, H01S5/042

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Jitsuyo Shinan Toroku Koho	1996-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2000-164928 A (Toshiba Electronic Engineering Corp.), 16 June, 2000 (16.06.00), Claim 4; Par. Nos. [0014], [0033], [0042], [0050]; Figs. 1 to 2 (Family: none)	1-8, 13, 15-17
X	JP 2002-319593 A (The Furukawa Electric Co., Ltd.), 31 October, 2002 (31.10.02), Claims 1, 7; Par. Nos. [0052], [0056]; Figs. 1 to 2 (Family: none)	1-5, 8, 13, 15

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance  
 "E" earlier application or patent but published on or after the international filing date  
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
 "O" document referring to an oral disclosure, use, exhibition or other means  
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
 "&" document member of the same patent family

Date of the actual completion of the international search  
04 March, 2005 (04.03.05)

Date of mailing of the international search report  
22 March, 2005 (22.03.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/018140

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2001-148533 A (Sharp Corp.), 29 May, 2001 (29.05.01), Par. No. [0023] (Family: none)	1-5, 8, 15
X	JP 11-162996 A (Fujitsu Quantum Devices Ltd.), 18 June, 1999 (18.06.99), Claim 4; Par. Nos. [0025], [0026]; Fig. 1 & US 6146931 A	1-5, 8, 15
A	JP 2001-196574 A (The Furukawa Electric Co., Ltd.), 19 July, 2001 (19.07.01), Full text; Figs. 1 to 10 (Family: none)	1-17
A	JP 9-219539 A (Nichia Chemical Industries, Ltd.), 19 August, 1997 (19.08.97), Full text; Figs. 1 to 7 (Family: none)	1-17



<b>A. 発明の属する分野の分類 (国際特許分類 (IPC))</b> Int. Cl <sup>7</sup> H01L21/28, H01L29/417, H01L29/778, H01L33/00, H01S5/042		
<b>B. 調査を行った分野</b> 調査を行った最小限資料 (国際特許分類 (IPC)) Int. Cl <sup>7</sup> H01L21/28, H01L29/417, H01L29/778, H01L33/00, H01S5/042		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2005年 日本国登録実用新案公報 1994-2005年 日本国実用新案登録公報 1996-2005年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
<b>C. 関連すると認められる文献</b>		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2000-164928 A (東芝電子エンジニアリング株式会社) 2000.06.16, 【請求項4】、段落【0014】、段落【0033】、段落【0042】、 段落【0050】、第1-2図 (ファミリーなし)	1-8, 13, 15-17
X	JP 2002-319593 A (古河電気工業株式会社) 2002.10.31, 【請求項1】、【請求項7】、段落【0052】、段落【0056】、第1-2図 (ファミリー なし)	1-5, 8, 13, 15
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 04.03.2005		国際調査報告の発送日 22.03.2005
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 長谷山 健 4M 9171 電話番号 03-3581-1101 内線 3462

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2001-148533 A (シャープ株式会社) 2001.05.29, 段落【0023】 (ファミリーなし)	1-5, 8, 15
X	JP 11-162996 A (富士通カンタムデバイス株式会社) 1999.06.18, 【請求項4】, 段落【0025】, 段落【0026】, 第1図 & US 6146931 A	1-5, 8, 15
A	JP 2001-196574 A (古河電気工業株式会社) 2001.07.19, 全文, 第1-10図 (ファミリーなし)	1-17
A	JP 9-219539 A (日亜化学工業株式会社) 1997.08.19, 全文, 第1-7図 (ファミリーなし)	1-17